

1.Центральный пульт (Ц.П.)

Центральный пульт выполняет следующие функции:

- 1)Автоматически производит опрос всех блоков*
- 2)Обеспечивает ГГС между Ц.П. и Б.Л.*
- 3)Отображает состояние Б.Л. на экране монитора*
- 4)Осуществляет звуковую сигнализацию для некоторых видов состояний Б.Л.*

Основные составные части Ц.П:

<i>Системная плата CPU</i>	<i>1шт</i>
<i>Контроллер линии</i>	<i>1...5шт</i>
<i>Плата клавиатуры</i>	<i>1шт</i>
<i>Громкоговоритель</i>	<i>1шт</i>
<i>Источник питания</i>	<i>1шт</i>
<i>Видеомонитор</i>	<i>1шт</i>

2. Структурная схема Ц.П. (см.рис.1)

2.1. Плата CPU.

- Обеспечивает управление контроллерами линий путем выдачи команд через канал RS-232
- Считывает информацию о состоянии лифтов с контроллеров линии через канал RS-232
- Принимает и передает звук во время ГГС.
- Принимает и исполняет команды от диспетчера.
- Обработывает информацию о состоянии лифта и выводит индикацию на монитор.

2.2. Контроллер линии.

- Принимает команды от платы CPU через канал RS-232 и исполняет их, обеспечивая обмен с блоками лифтовыми.
- Принимает и передает звук в режиме ГГС.

2.3. Плата клавиатуры.

- Обеспечивает предварительное усиление звукового сигнала с микрофона.
- Обеспечивает ввод управляющей информации от диспетчера (клавиатура, кнопка "связь")

2.4. Видеомонитор.

- Обеспечивает изображение графической информации.

2.5. Коммутатор канала RS-232.

- Обеспечивает работу канала RS-232 с компьютером или с платой CPU за счет управляющих сигналов получаемых с монтажных перемычек установленных в разъеме кабеля связи Ц.П. – РС.

2.6. Громкоговоритель.

- Обеспечивает формирование звуковых сигналов.

2.7. Источник питания.

- Обеспечивает стабилизирование напряжения питания для всех частей Ц.П.

3. Работа Ц.П. по структурной схеме.

Основным каналом обмена информации является RS-232.

В этом канале работают контроллеры линии и плата CPU (или сот порт РС). Контроллеры линии являются пассивными устройствами и принимают команды от ведущего в канале — платы CPU или РС. CPU постоянно выдает команды для контроллеров линии, а затем считывает с них информацию после выполнения заданной команды. Этот процесс повторяется циклически. Команды посылаемые платой CPU в канал RS-232 принимаются всеми контроллерами одновременно, т.к. команды содержат адрес контроллера линии, то исполнять команду и возвращать ответ в канал будет тот контроллер, чей адрес в команде совпадает с его собственным адресом.

Адрес контроллера устанавливается при установке его в один из разъемов X6...X10 платы CPU.

4. Работа канала RS-232.

Схема канала RS-232 (см. Рис. 3.)

В канал RS-232 ведущим устройством может быть либо системная плата CPU, либо персональный компьютер (ПК)

4.1. Работа канала под управлением платы CPU.

Такой режим возможен при отключении кабеля связи с ПК от Ц.П. На выходе TxD (13 вывод DD28) появляются импульсы, которые через DD31/3 поступают на вход повторителя собранного на VT7 и с выхода повторителя поступает на входы X1/7 всех контроллеров линии. В контроллерах линии сигнал инвертируется каскадом, собранным на VT3 и поступает на вход RXD.

Процессоры контроллеров линии определяют кому конкретно отправлена посылка и возвращают ответ в канал согласно протоколу обмена.

При этом на выходе TXD (D11) появляется импульсный сигнал, который далее поступает на X1/8 и на системную плату CPU.

В плате CPU сигнал приходит на RXD и на X5/3 (см. рис 3.1)

Таким образом при рабочей плате CPU и рабочей плате CPU и контроллерах линии в канале RS-232 непрерывно будут проходить импульсы для задания команды контроллерам линии и подтверждения о принятии этой команды.

4.2. Работа канала под управлением П.К.

При подключении кабеля связи П.К. с Ц.П. Контакт X85/5 коммутируется к общей и сигналы TxD платы CPU блокируется вентелом DD31/A (см. рис 3.). Сигнал с П.К. берется с X85/2 далее сигнал ведущего канала проходит абсолютно как в пункте 4.1. Ответ от контроллеров линии происходит аналогично и снимается с X5/3 (см. рис. 3.1). При подключении кабеля связи П.К. с Ц.П. на контроллеры линий подается сигнал K3=0 (за счет коммутации в разъеме), который переводит работу канала RS-232 контроллеров линий на частоту обмена 10472 Гц.

Внимание: Коммутацию жгута связи необходимо проводить при отключении питания Ц.П. Смена коммутации при включенном питании не допускается, т.к. работать канал не будет и кроме того это может вывести из строя порт сот П.К.

5. Плата клавиатуры.

- Принимает команды диспетчера от клавиатуры.
- Усиливает сигнал с микрофона.

5.1. Контроль нажатых клавиш.

Определяется программно со скоростью опроса $0.3 \approx 0.4$ сек.

5.2. Усилитель микрофонный.

Предназначен для усиления сигнала от микрофона. Усилитель охвачен схемой АРУ R3, C2, VT1, которая меняет общий коэффициент усиления в зависимости от уровня сигнала снимаемого с микрофона. Усилитель охвачен схемой АРЦ R3, C2, VT1, которая меняет общий коэффициент усиления в зависимости от уровня сигнала снимаемого с микрофона.

6. Контроллер линии.

6.1. Передача цифрового сигнала в линию.

Приняв команду от ведущего в канале RS – 232, контроллер линии обязательно связывается с Б.Л. Для этого он в начале формирует запросную пачку в линию (цифровой сигнал). Цифровой сигнал формируется с помощью элементов DA2, DA3. Конфигурация DA2, DA3 — преобразователь цифрового кода в напряжение (Ц.А.П.). Цифровой код подается на DA2 с порта P1. DD3. И в результате на выходе DA3/12 возникает отрицательное напряжение с уровнем определяемым кодом на выводах порта P1 (P1.0...P1.7) и величиной напряжения на DA2/15. Это напряжение подключается электронным коммутатором напряжения DA1 (перемножающий Ц.А.П.). Это напряжение подключается электронным коммутатором напряжения DA1, выводы DA1/9 и DA1/8 которого могут быть замкнуты или разомкнуты в зависимости от уровня на управляющем выводе DA1/10, который определяется портом P1.0 DD3. (см. схему контроллера линии)

Сигнал с выхода ЦАП поступает на усилитель мощности DA3B.

Резистором R8 необходимо добиться напряжения “ОВ” в паузе между пачками в линии при переключениях в режиме ГГС.

6.2. Прием цифрового сигнала.

Цифровой сигнал с линии через трансформатор TRI поступает на вход предварительного усилителя собранного на DA4A. Коэффициент усиления которого приблизительно определяется по отношению R14 и R13 $k = \frac{R14}{R15}$;

С выхода усилителя DA4A/12 усиленный сигнал поступает на вход компаратора DA4B. На выходе компаратора получается однополярные импульсы, которые через инвертор собранный на VT5 поступает на вход P1.2 DD3, где преобразуются в двоичный код.

6.3. Формирование звукового сигнала и передача его в линию.

Звуковой сигнал формируется на плате микрофонного усилителя, собранного на DA1. Выходной сигнал снимается с DA1/6 и через R9, C6 поступает на 12 вывод разъема микрофонного усилителя.

Элементы R3, C2, R1, VT1, R2 служат для обеспечения автоматической регулировки усиления (APY) усилителя.

Следует обратить внимание на C2. Его отсутствие может привести к самовозбуждению усилителя DA1, что может сказаться на качестве цифровой связи.

Сигнал с микрофонного усилителя поступает на X1/16 контроллеров линии. Контроллер линии на котором работает ГГС коммутирует этот сигнал на усилителе мощности (DA3). С помощью электронного коммутатора DA1 выводы 5, 6 (см. рис.)

Коммутатор управляется портом P1.0. Звуковой сигнал усиливается и через TRI поступает в линию и далее к Б.Л.

6.4. Прием из линии.

Прием звукового сигнала происходит аналогично цифровому сигналу.

С выхода предварительного усилителя DA4A/12 сигнал поступит на электронный ключ – коммутатор DA1 выводы 4 – 3. Если электронный ключ замкнут то звуковой сигнал поступит на X1/9 и далее на регулятор громкости звука Ц.П. (см. рис.) С регулятора

громкости сигнал усиливается DA1 (см. рис. Или схему системной платы CPU) и подается на динамик.

7.Системная плата CPU

Структурная схема платы CPU показана на рис.6.

7.1 Назначение основных элементов платы.

Видеоконтроллер - Формирует телевизионный видеосигнал для графического отображения информации,хранящейся в ОЗУ (UDATA) а также обеспечивает доступ к ОЗУ от ЦПУ.

ОЗУ – оперативное запоминающее устройство,хранит видеоизображение,а также информацию о состоянии всех подключенных к Ц.П. лифтов.

Ц.П.У. – Цифровое Процессорное Устройство.

Управляет работой всех устройств платы CPU а также формирует графические образы в ОЗУ для изображения их на видеомониторе

Ц.П.У. также выдает команды для контроллеров линии посредством канала RS 232,формирует звуковые сигналы для оповещения диспетчера,принимает команды диспетчера через кнопки клавиатуры.

МХ – мультиплексор адресов необходим для обеспечения доступа к ОЗУ со стороны ЦПУ и со стороны видеоконтроллера,переключая адресные сигналы этих устройств к адресным сигналам ОЗУ.

Регистры ввода и вывода - обеспечивают соответственно чтение и запись информации ОЗУ при доступе к нему со стороны ЦПУ

7.2 Ц.П.У.

7.2.1 Общие сведения.

Основу ЦПУ составляет DD28 (80C251 SA)

Для обращения к памяти программ и другим устройствам памяти имеется шина адреса и шина данных.

Процессор имеет доступ к следующим устройствам:

- Памяти программ - хранящей код программы
- Постоянной памяти FLASH – хранящей настройки Ц.П. Сохраняется при отключении питания. Возможна запись и чтение данных памяти.Стирание памяти необходимо производить на специальном устройстве – программаторе
- Памяти оперативной - хранящей состояние о всех лифтах,а также графическую информацию.Возможна запись и чтение данных из памяти.

При обращении к данной памяти используется буферные регистры ввода данных и вывода. См. рис. 6.1.

7.2.2 Элементы Ц.П.У.

Регистр адреса DD28,DD27 фиксируют адрес по сигналу процессора ALE.

Регистр вывода данных в ОЗУ DD30 фиксирует данные по сигналу WR

Регистр ввода данных из ОЗУ DD24 фиксирует данные по сигналу VRD

Память программ DD25 выбирается для чтения сигналом PSEN.

ПЗУ данных DD29

Запись данных возможна при выполнении условия:

Сигнал записи = 12 (MPPI = 1 MPPO = 0);

Сигнал *WR* (низкий уровень)

Сигнал *EPROM* (низкий уровень)

Чтение данных

Сигнал записи = 0 (0 вольт)

Сигнал *WR* – нет (внешний уровень)

Сигнал *RD* – низкий (есть)

Сигнал *EPROM* = 1.

Схема формирования напряжения записи.

Собрана на транзисторах *VT2, VT3* и управляется сигналами *VPPI, VPP0*. В режимах чтения, напряжение записи равно "0В", а при записи устанавливается до 12 В.

7.3 Видеоконтроллер.

Схема видеоконтроллера приведена на рис. 6.2

7.3.1 Сигналы видеоконтроллера.

Сигналы для доступа к ОЗУ:

VWR – сигнал записи в ОЗУ. Активное состояние при низком уровне. Возникает при записи данных процессорного устройства в ОЗУ. Диаграмма 6.2.1.

VID – Определяет какое из 2 – х устройств (процессорное устройство или видеоконтрольное устройство) обращается в данный момент к ОЗУ.

При низком уровне обращения к ОЗУ происходит от процессорного устройства, а при высоком уровне от видеоконтрольного устройства. По сигналу *VID* выбираются данные из ОЗУ для видеоконтроллера.

Диаграмма 6.2.1.

Сигналы для Т.В. сигнала.

KCI – Кадровый синхроимпульс. Диаграмма 6.2.4.

KGI – Кадровый гасящий импульс. Диаграмма 6.2.5.

CCI – Строчный синхроимпульс. Диаграмма 6.2.6.

CGI – Строчный гасящий импульс. Диаграмма 6.2.7.

Сигналы видеоконтроллера для обращения к ОЗУ и формирования пиксела.

VID – Диаграмма 6.2.1.

Выбирает один байт из ОЗУ и заносит его в регистры формирования пиксела *DD20, DD21*.

8M – Диаграмма 6.2.1.

Сигнал для формирования пиксела и его яркости (4 – е градации яркости)

H1...H7, V1...V8 – диаграмма 6.2.8

Адресные сигналы пиксела по горизонтали (строке Т.В.) и по вертикале (кадре Т.В.)
Внутренний сигнал видеоконтроллера *KR* (диаграмма 6.2.9.) сигнал для формирования кадрового синхроимпульса.

7.3.2 Формирователь адресных сигналов.

Адресные сигналы *H1...H7* и *V1...V8* формируются на счетчиках *DD4...D7* соединенных каскадно. На вход счетчиков поступает частота 2 Мгц. Счетчик последовательно считает импульсы до 79872 после чего сбрасывается на ноль сигналом *KR*. Этот период является периодом следования кадров и составляет 39.936 Мс.

Сигналы H1...H7 определяют адрес полусимвола в строке. Всего 52 символа в строке. Сигналы V1...V8 номер строки на экране.

7.3.3 Формирователи синхроимпульсов.

Сформированы согласно Т.В. стандарту на видеосигнал.

7.3.4 Схема видеоконтроллера. Формирование пиксела.

Через каждые 0.5 мксек из ОЗУ считываются данные в регистры D20,D21 (см. рис. 6.2.А) и выводятся на экран в виде отдельных точек (пикселей) с частотой 8 Mhz. Так формируется половина одной строки символа (строк может быть 8 или 16). Символы имеют градацию яркости от 0 до 3. Регистром R 38 можно подобрать уровень яркости при гашении сигнала.

7.3.5 Схема видеоконтроллера. Формирование управляющих сигналов для обращения к ОЗУ (см. рис. 6.2.4.)

Основными управляющими сигналами для обращения к ОЗУ является:

VWR – сигнал записи данных от CPU в ОЗУ;

VWR – чтение данных из ОЗУ.

VID – Принудительно устанавливается в “0” при обращении CPU к ОЗУ см. временные диаграммы.

Входными сигналами являются сигналы:

A15 – Старший адресный сигнал CPU обращения к внешней памяти данных.

WR, RD – сигнал чтения или записи. (см. диаграмму рис. 6.2.1.)

8. Определение работоспособности Ц.П. и методика поиска неисправностей.

8.1. Системная плата CPU

8.1.1 Проверить питающие напряжения На разъеме X1 (см. схему “системная плата CPU” ИКЦ 241395.031 ЭЗ). Все напряжения должны быть стабилизированы. Отключение от номинала на более +_ 5%. Пульсации не более 0.1 В при номинальных нагрузках.

8.1.2. Проверить работу кварцевого генератора на выводе DD1E/10 или на входе DD3/2. (См. диаграмму 7.1.2.)

8.2 Без установленных микросхем DD28, DD25, DD29 проверить работу видеоконтроллера. Для этого подключить монитор к разъему X4 (см. схему “системная плата” CPU)

На экране монитора д.б. ровный прямоугольник однотонной яркости.

Если это не выполняется проверить сигналы VID на DD20 и DD21,*M на DD20, DD21., сигналы KCI, KGI, CCI на входах DD22A, DD22B, DD22C;

Сигнал на X4/6 выход видео (см. диаграмму 7.2.)

8.3 Системная часть платы CPU.

8.3.1 Проверить частоту на входе DD28/21. Частота должна быть 8 Mhz.

8.3.2 Проверить сигнал ALE DD28/33 Диаграмма 7.3.2.

8.3.3 Проверить сигнал PSEN DD28/32 Диаграмма 7.3.3.

8.3.4 Проверить сигналы RD и WR по наличию импульсного напряжения на этих выводах.

8.3.5 Проверить адресные сигналы A0 ...A7 A8...A15. При отсутствии DD25 памяти программ. Адреса A0...A7 должны работать с нарастанием длительности сигнала от A0 до A7.

8.3.6 Все указанные сигналы должны иметь уровень логического нуля не более 0.4 В, а уровень лог.1 не менее 2.4В (для ТТЛ схем) и не менее 4В для кноп. схем.

8.4 Проверить работу канала RS 232.

С выхода TxD DD28/13 должны выходить команды для контроллеров линий (при всех установленных элементах на плате CPU)

Если в Ц.П. подключен контроллер линии то при нормальной работе на входе RxD DD28/11 должны быть импульсы ответа от конов на каждую посылку команды. Скорость обмена $\approx 40 \text{ kHz}$. При отсутствии ответных посылок от контроллера линии проверить прохождение сигналов начиная от TxD DD28/13.

8.5 Проверить работу вывода графической информации на экран. При правильной работе видеоконтроллера на экране монитора будут отображаться меню, как указано в паспорте ИКЦ465213.010 – 10 Пс. В разделе 6. При искаженных изображениях проверить работу формирователя управляющих и адресных сигналов видеоконтроллера и формирователя пиксела (рис. 6.2., 6.2.а.)

8.6 Проверить формирование звуковых сигналов и сигнала ГГС. Звуковые сигналы формируются на PI.7 DD28/9. При работе с клавиатурой а также при подаче звуковых сигналов диспетчеру.

Сигналы ГГС и звуковые сигналы усиливаются на DA1 и поступают через xS4/7 на динамик.

8.7 Проверка работы клавиатуры .

При работающей системной части CPU процессор производит сканирование клавиатуры подавая сигналы на x2 и принимая сигналы с клавиатуры с x2

Любая зажатая клавиша искажает работу CPU по определению нажатой клавиши. В этом случае необходимо убедиться в том что нет “зажатой” клавиши (кнопки) в том числе и кнопки “связь”.

9. Проверка работоспособности контроллера линии. ИКЦ 241383.032 Э3.

9.1 Проверить питающие напряжения на XI +12В, -12В, +5В. Все требования как в п. 7.1.1.

9.2 Проверить работу генератора по сигналу XTAL1, XTAL2 DD3 (см. диаграмму 8.2.)

9.3 Проверить схему охраны программы.

9.3.1 Частота импульсов на входе DD2/10 должна быть $< F <$.

9.3.2 На входе DD2/11 д.б. импульсы с периодом следования не менее $T < Me$.

9.3.3 Осциллограммы на входе DD2 (см. рис. 8.3.3.)

9.4 Работа канала RS - 232.

Проверить поступление импульсов из канала на вход RxD (P3.1) DD3.

При отсутствии импульсов проверить п.8.2, K3 (должны быть 1 при автономной и при работе ц.п. от П.К.)

Проверить адрес заданный в конфигурации комплекса и адрес на K0...K3. В конфигурации должна быть линия с номером равным K0...K3. Лучше всего выбрать все линии.

9.5 Проверить обмен по линии с Б.Л. Можно установить опрос конкретного блока (просмотр датчиков) и определить качество связи по цифре связь = "N" где N- цифра от 0 до 255. Если значение не более 1 то связь в норме.

При этом необходимо использовать эквивалент линии и согласования согласно паспорта на Ц.П.

Проверить форму передаваемой пачки в линию блоков. (См. диаграмму 8.5.)

9.5.1 Проверить переключаемость направления ГГс проделав 10...12 нажатий на кнопку "связь" в режиме ГГС.

Процент неправильного переключения $K = \frac{N_{ом}}{N_n \cdot 2}$; где

$N_{ом}$ - число ошибочных переключений при которых появляется надпись "нет связи"

N - число нажатий должно быть 10...12;

2 – коэффициент означающий что происходит два переключения за одно нажатие.

10. Перечень возможных изменений в схеме на Ц.П.

11. Перечень возможных неисправностей в Ц.П.

Приложение 1.
Эл. Диаграммы Ц.П.

6.2.1 VWR

6.2.4. KCI

6.2.5. KGI

6.2.6. CCI

6.2.2. CGI

6.2.9. KR

7.1.2. кварцевый генератор. DD1E/10.

7.2. “выход видло” X4|6

7.3.2. Сигнал ALE DD28/33.

7.3.3. PSEN DD28/32

8.2. Генератор DD3/XTAL1,XTAL2 контроллер линии.

Частота импульсов на входе DD2/10 д.б. $\leq$

На входе DD2/11 импульсы с периодом следования не менее “Т”

8.3.3. Осциллограммы на выходе DD2

8.5. Форма пачки передаваемой в линию прямо возле кона.

12. Перечень возможных неисправностей в Ц.П. и комплексе KDK

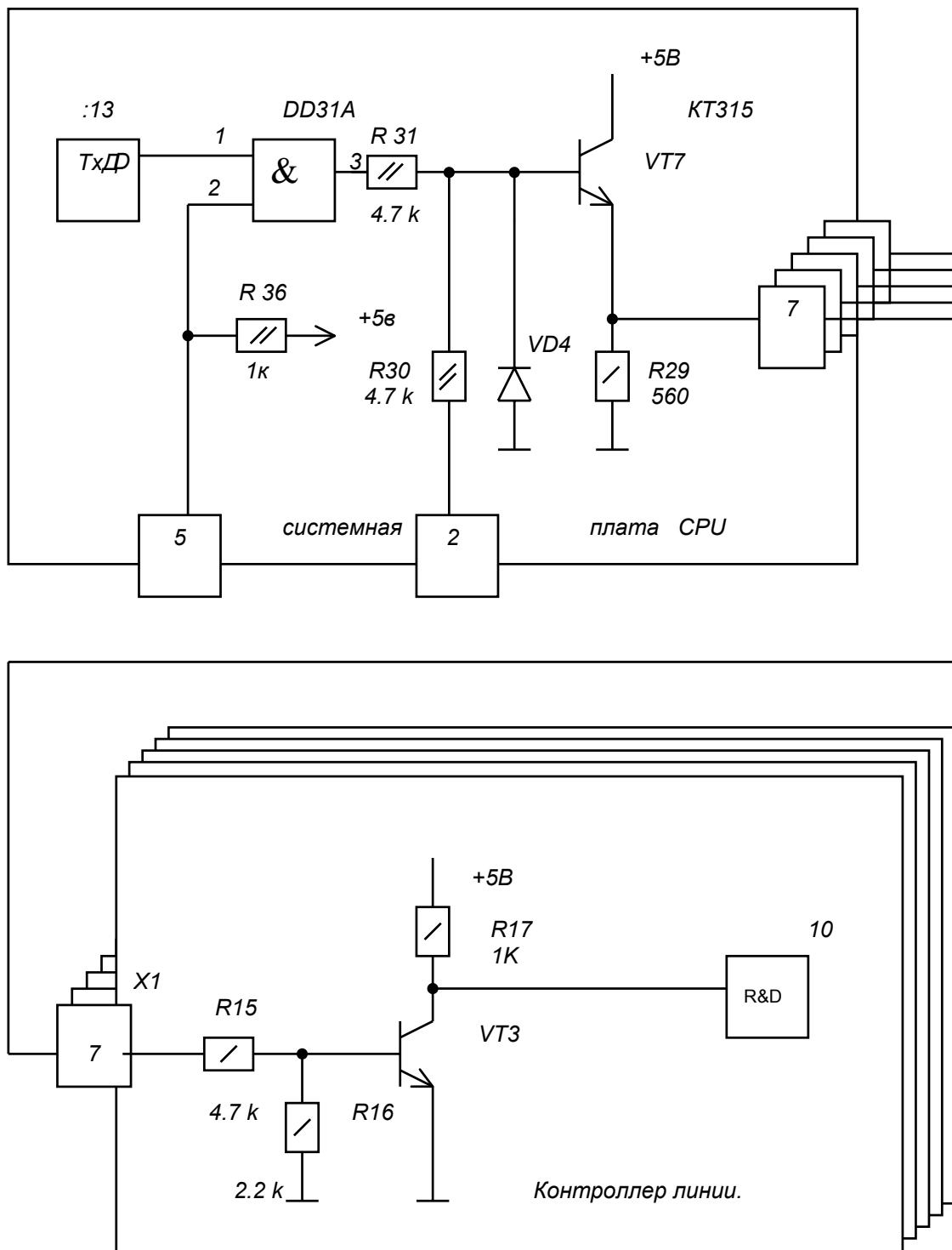


Рис. 3. Схема передачи сигнала RS 232 от ведущего устройства.

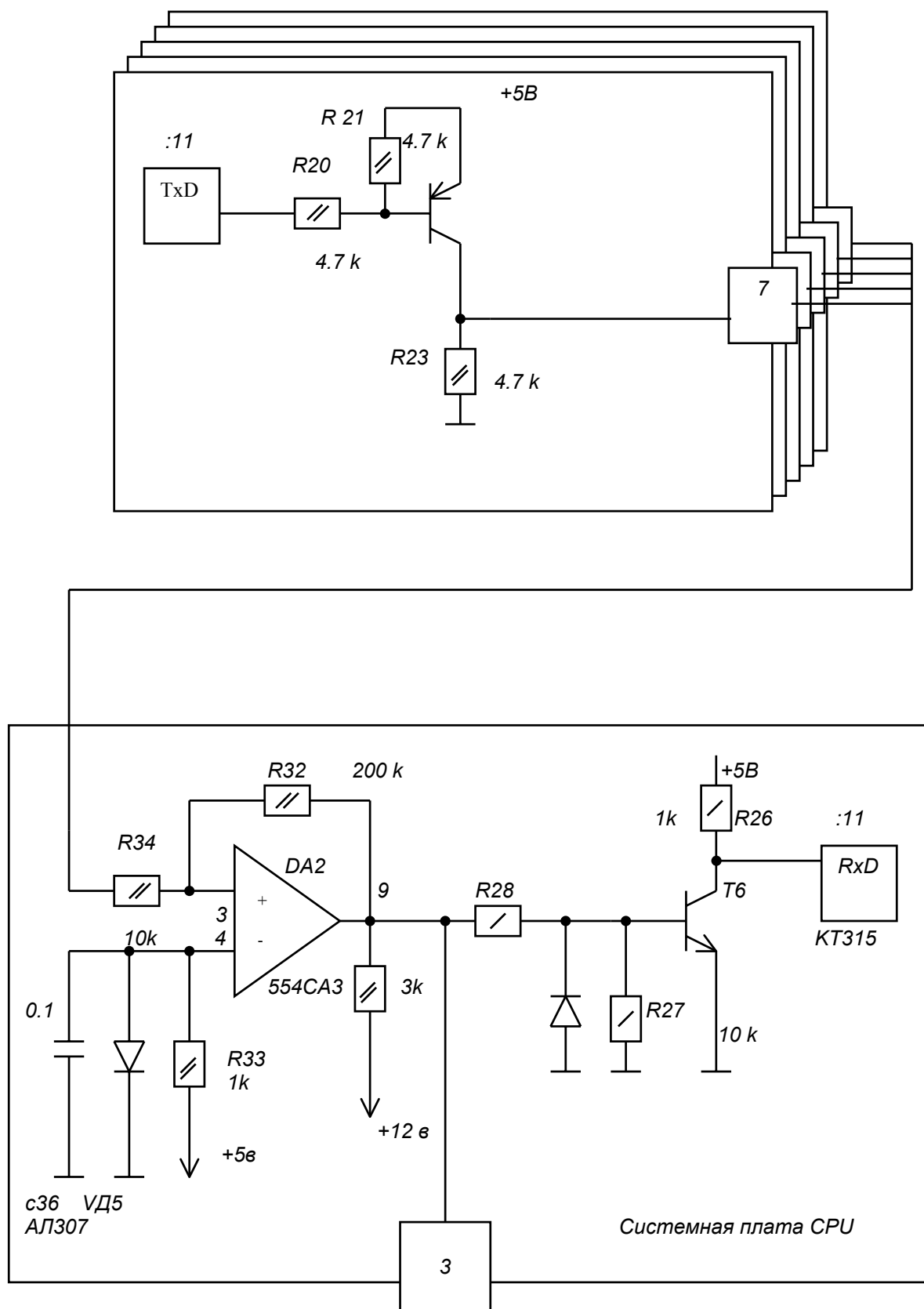


Рис. 3.1. Схема канала RS 232.
Формирование ответа ведомого устройства ведущему.

Формирователь адресных сигналов.

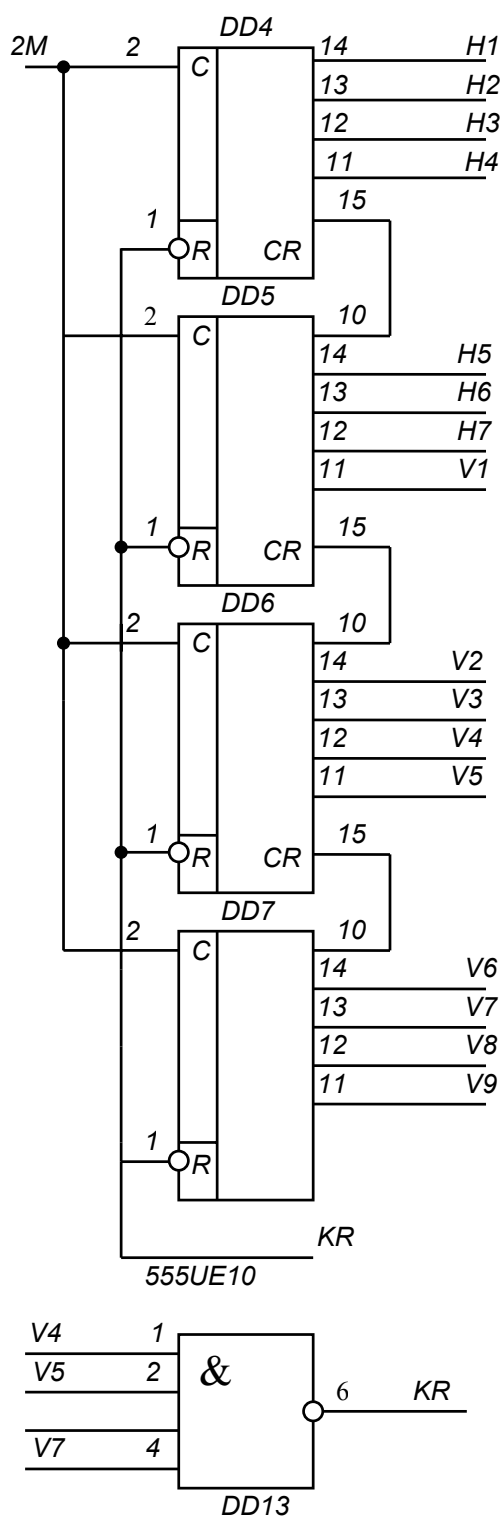


Рис. 6.2 Схема видеоконтроллера. Формирование сигналов.
(фрагмент 1)

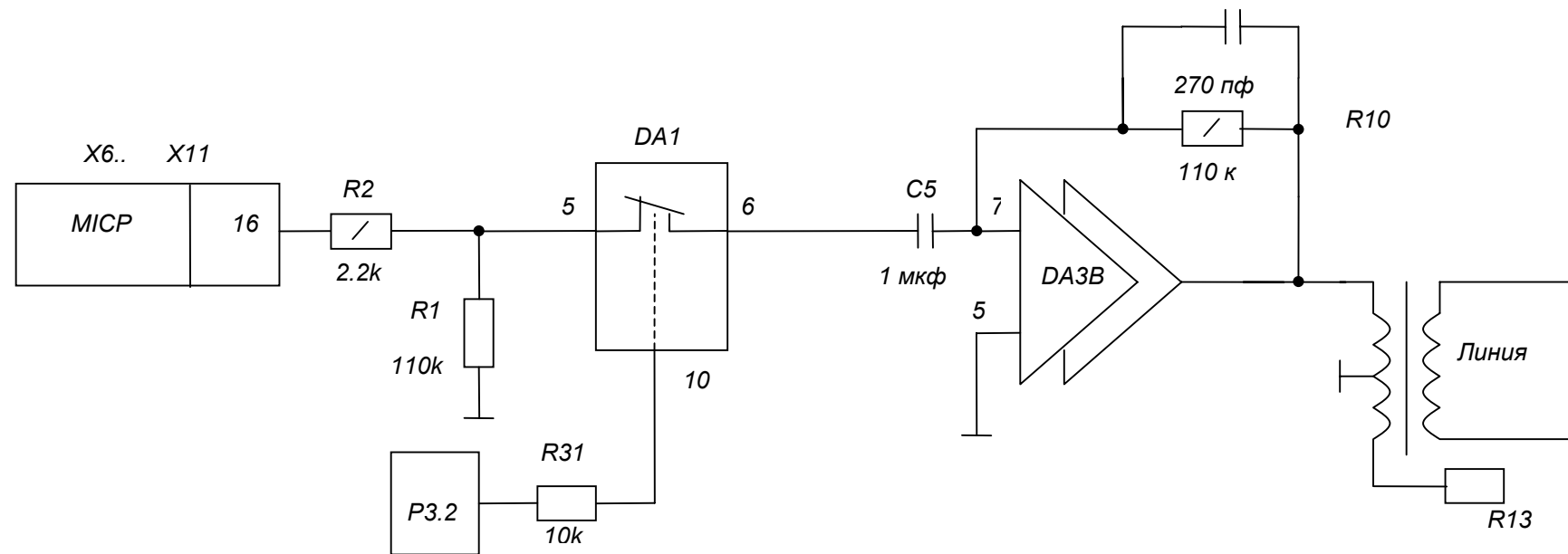


Рис. Схема передачи звукового сигнала от Ц.П. (фрагмент 1)

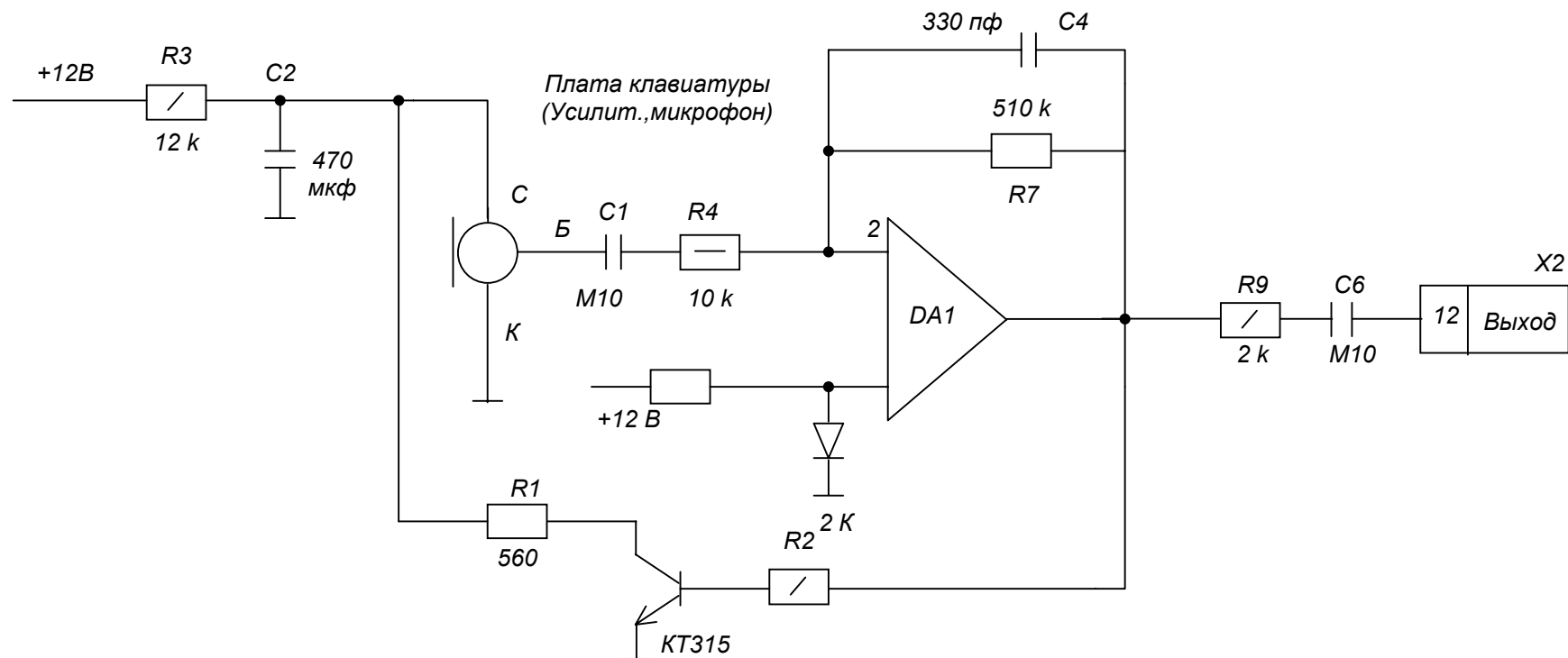


Рис. Схема передачи звукового сигнала от Ц.П. (фрагмент 2)

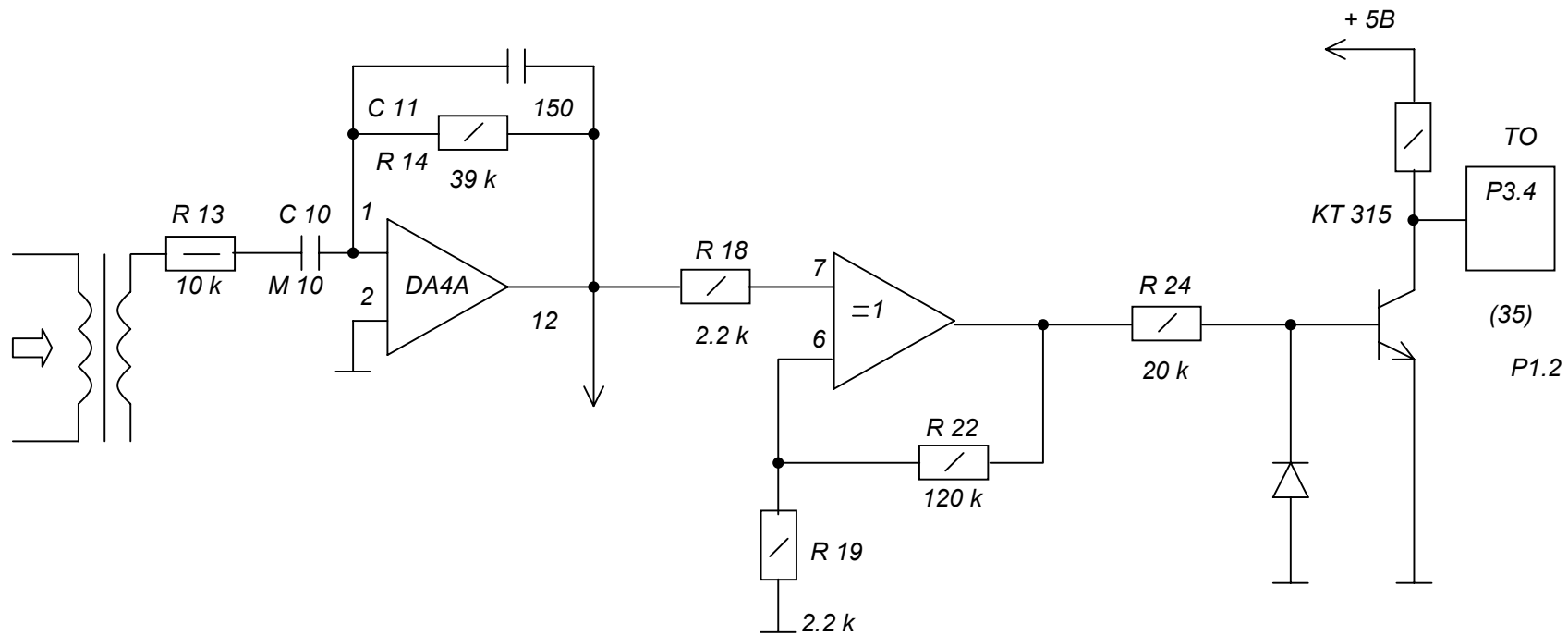


Рис. 5.2 Контроллер линии. Прием цифрового сигнала.

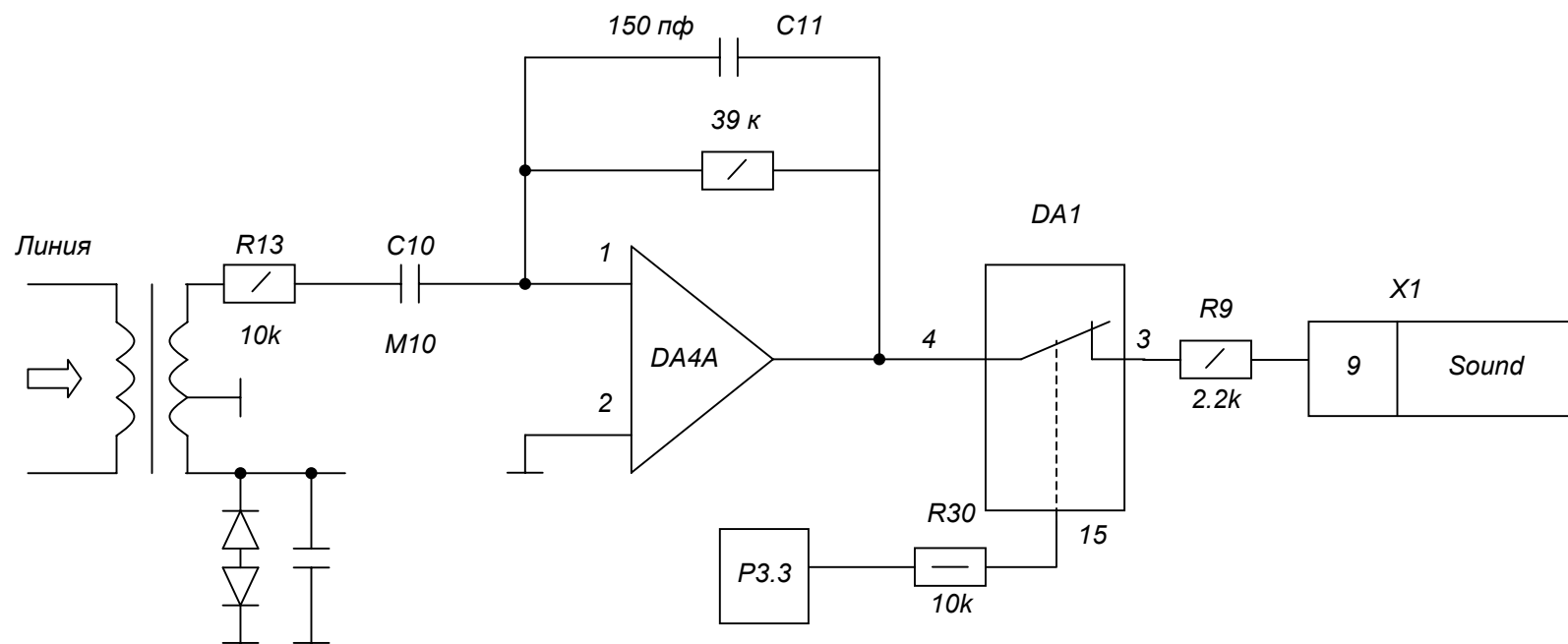


Рис. Схема приема ГГС в Ц.П. (фрагмент 1)

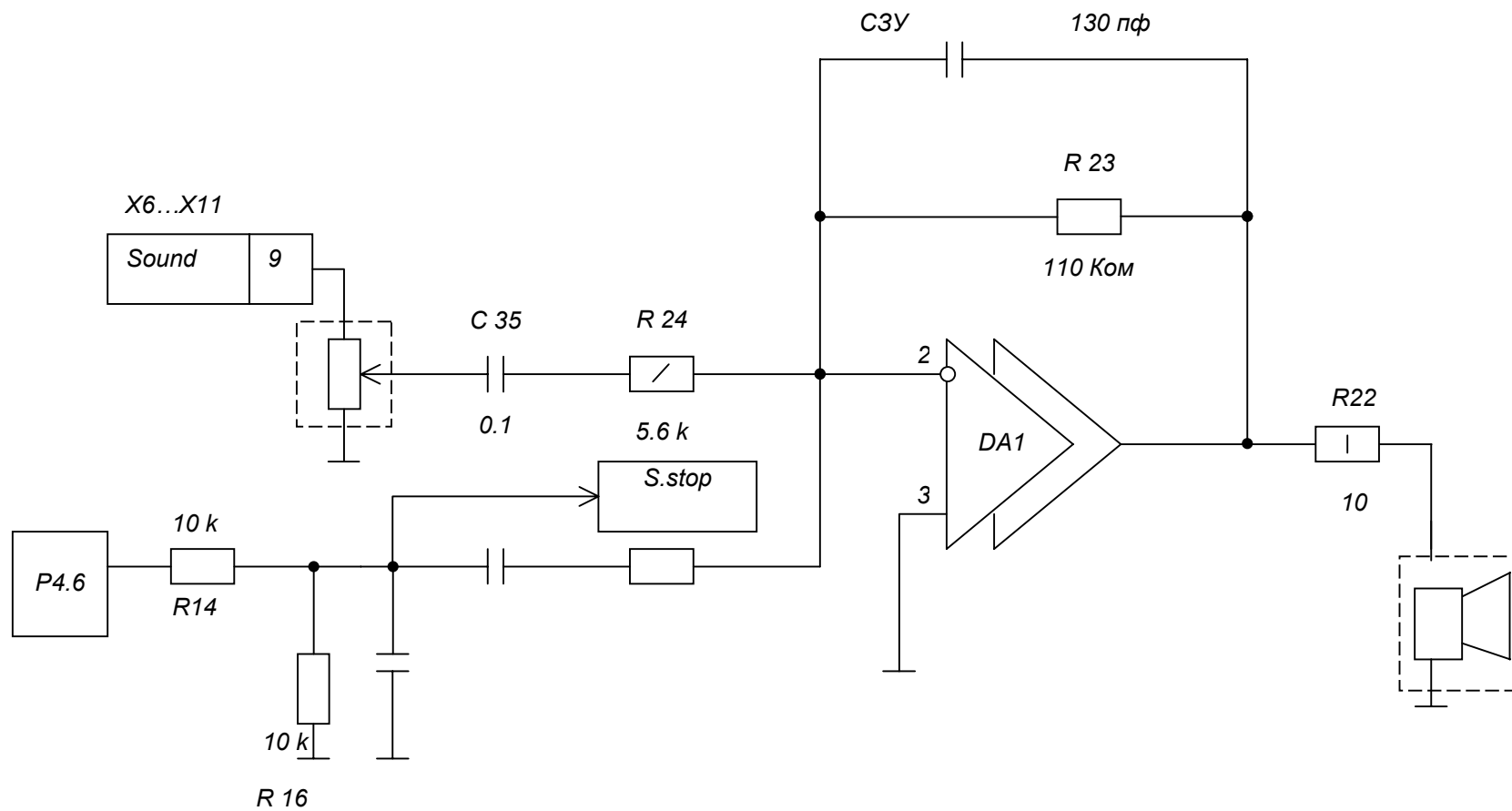


Рис. Схема приема ГГС в Ц.П. (Фрагмент 2)

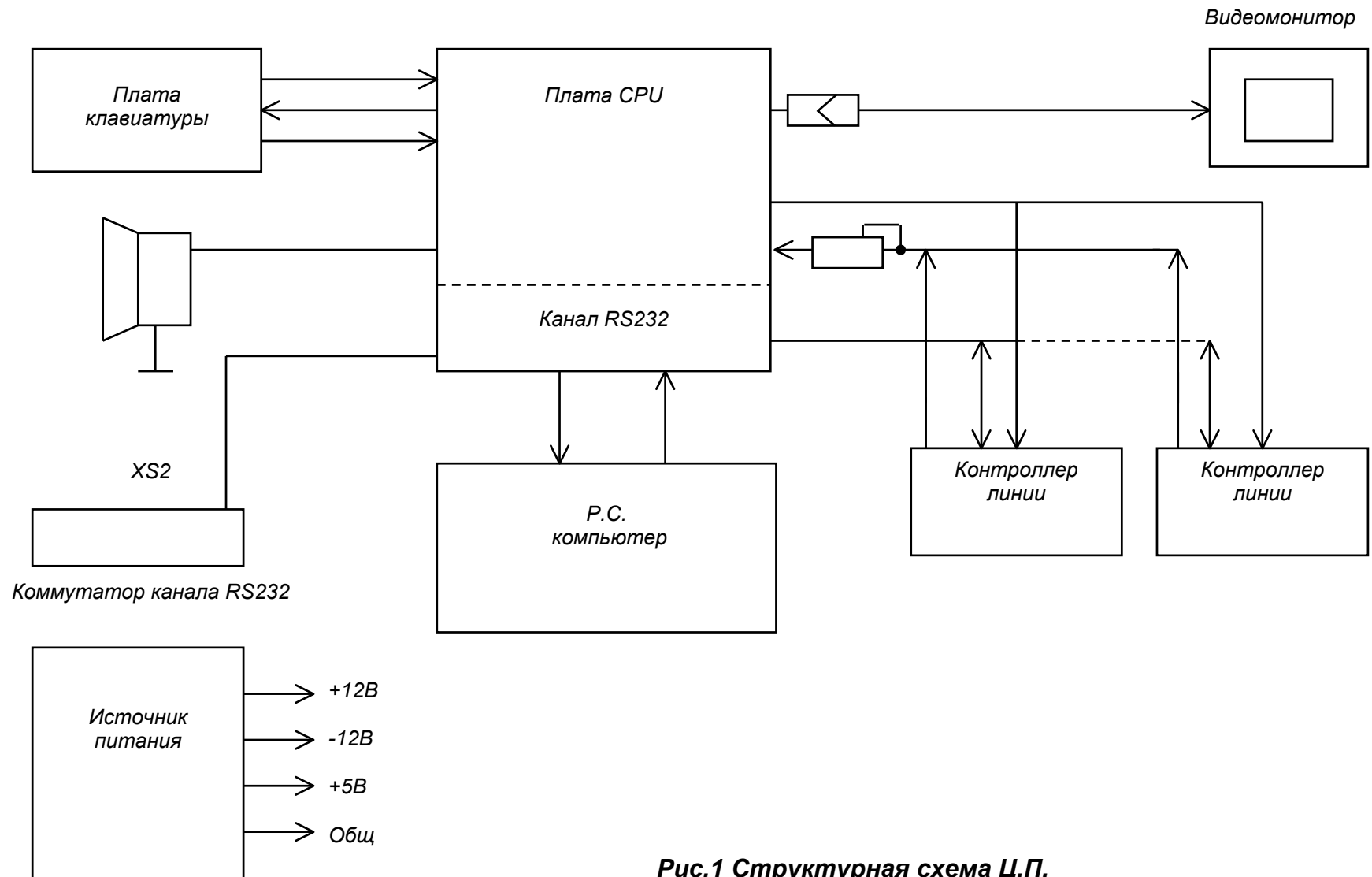


Рис.1 Структурная схема Ц.П.

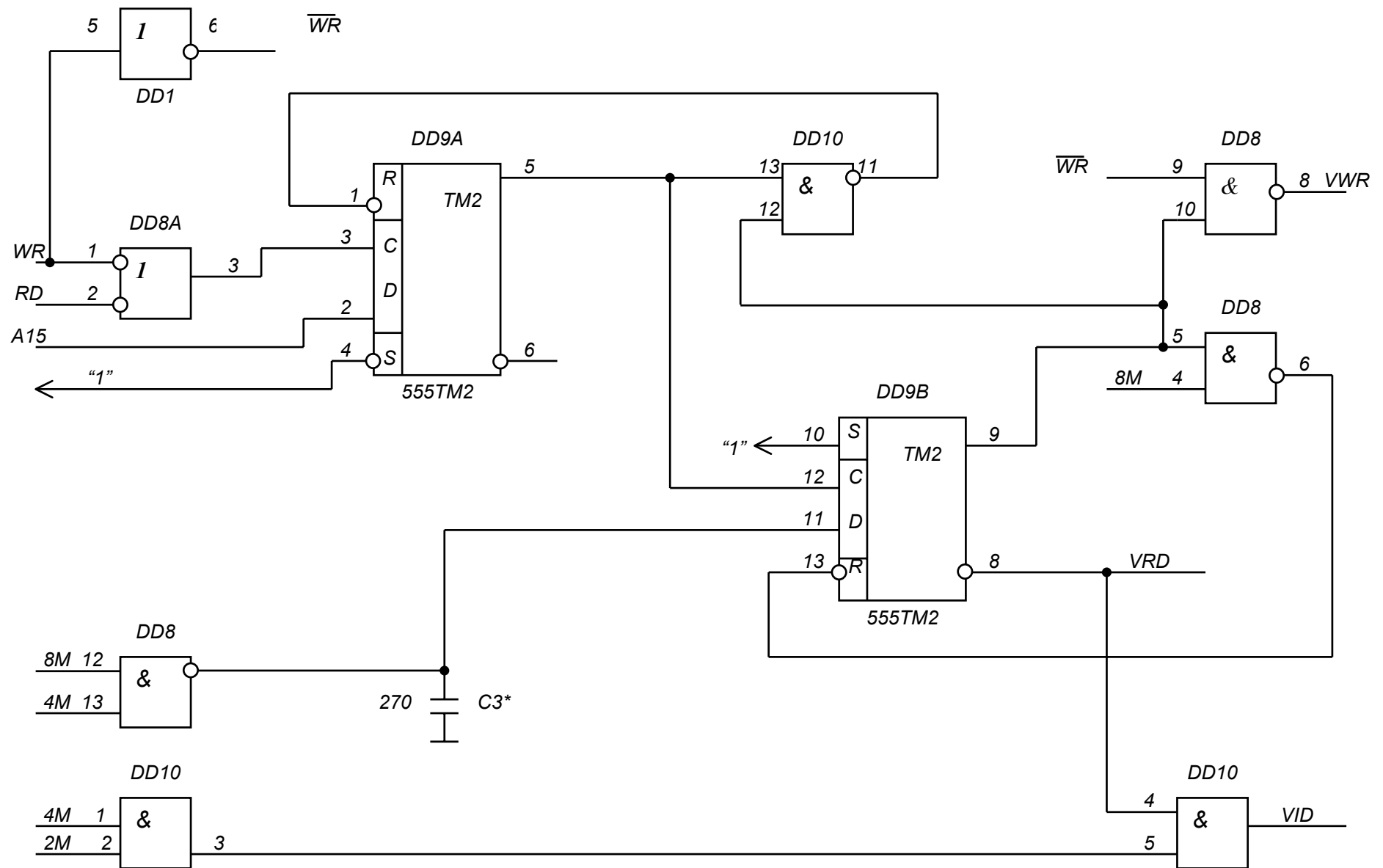


Рис. 6.2.4 Схема формирования управляющих сигналов для обращения к ОЗУ

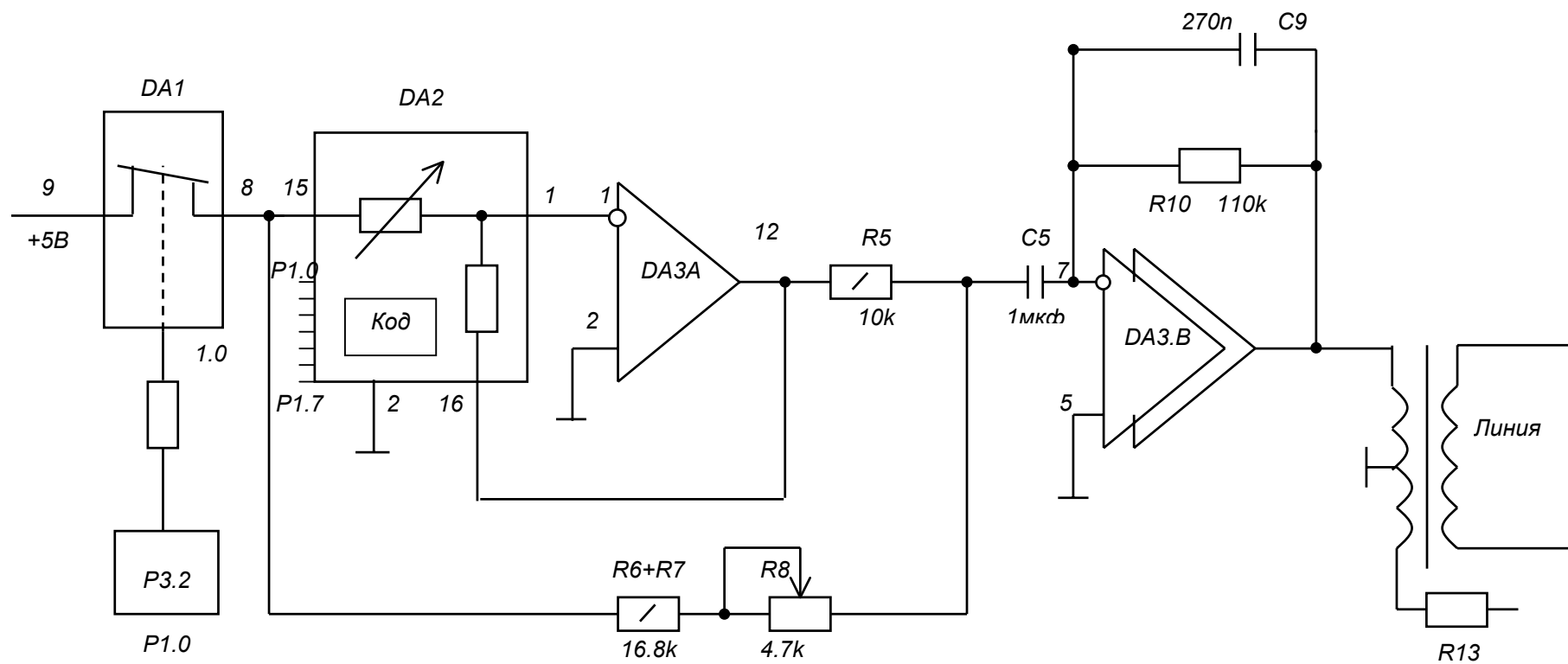


Рис. 5.1 Контроллер линии. Передача цифрового сигнала от Ц.П. в линию.

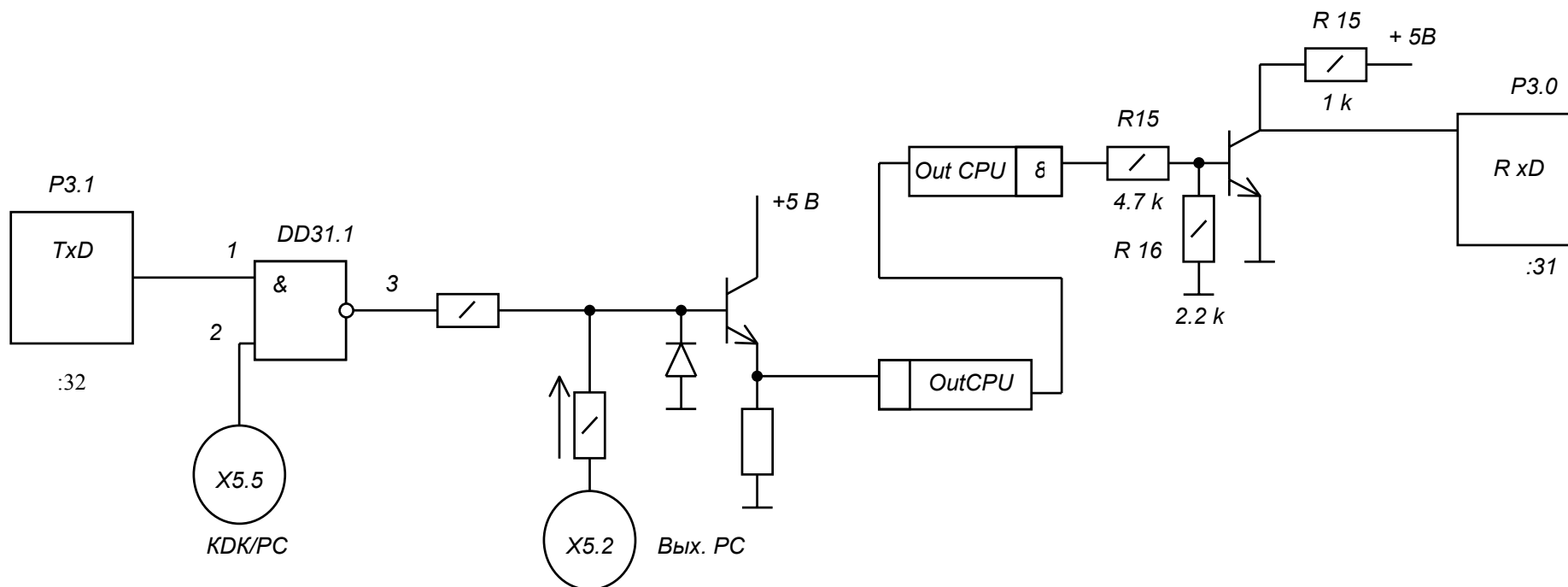


Рис. Схема обмена по моноканалу RS 232. (фрагмент 1)

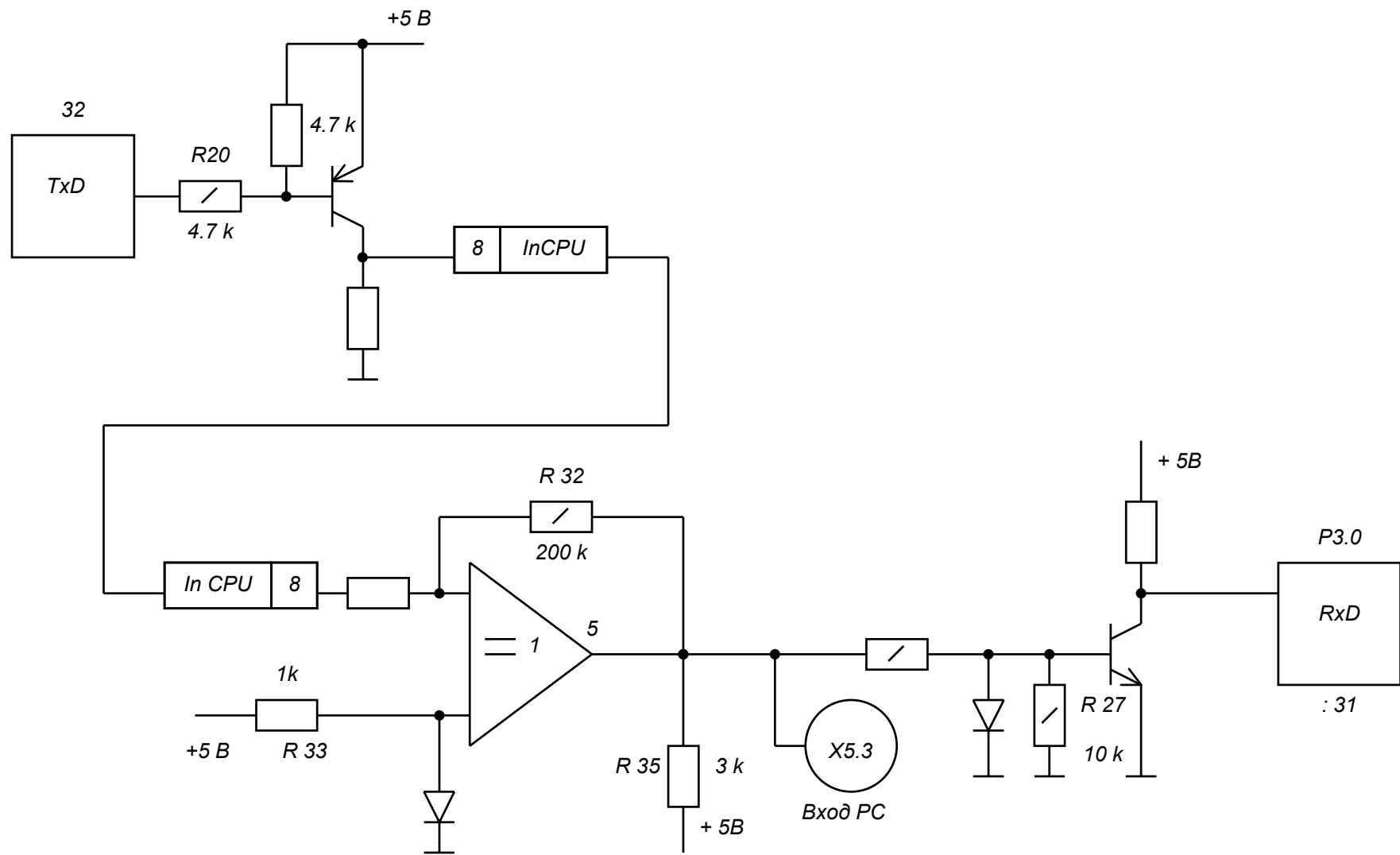


Рис. Схема обмена по моноканалу RS 232 (фрагмент 2).

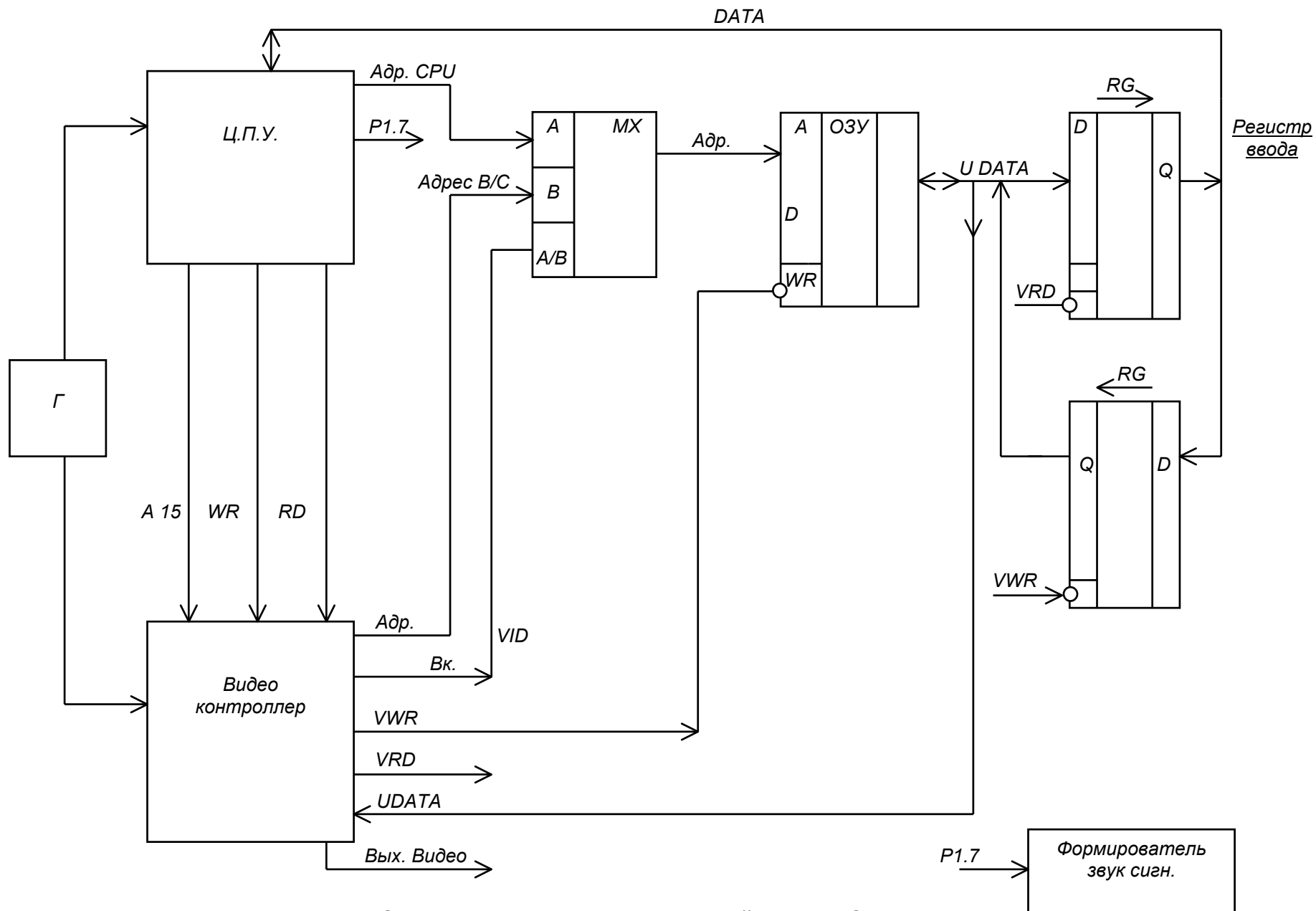


Рис. 6 Структурная схема системной платы CPU.

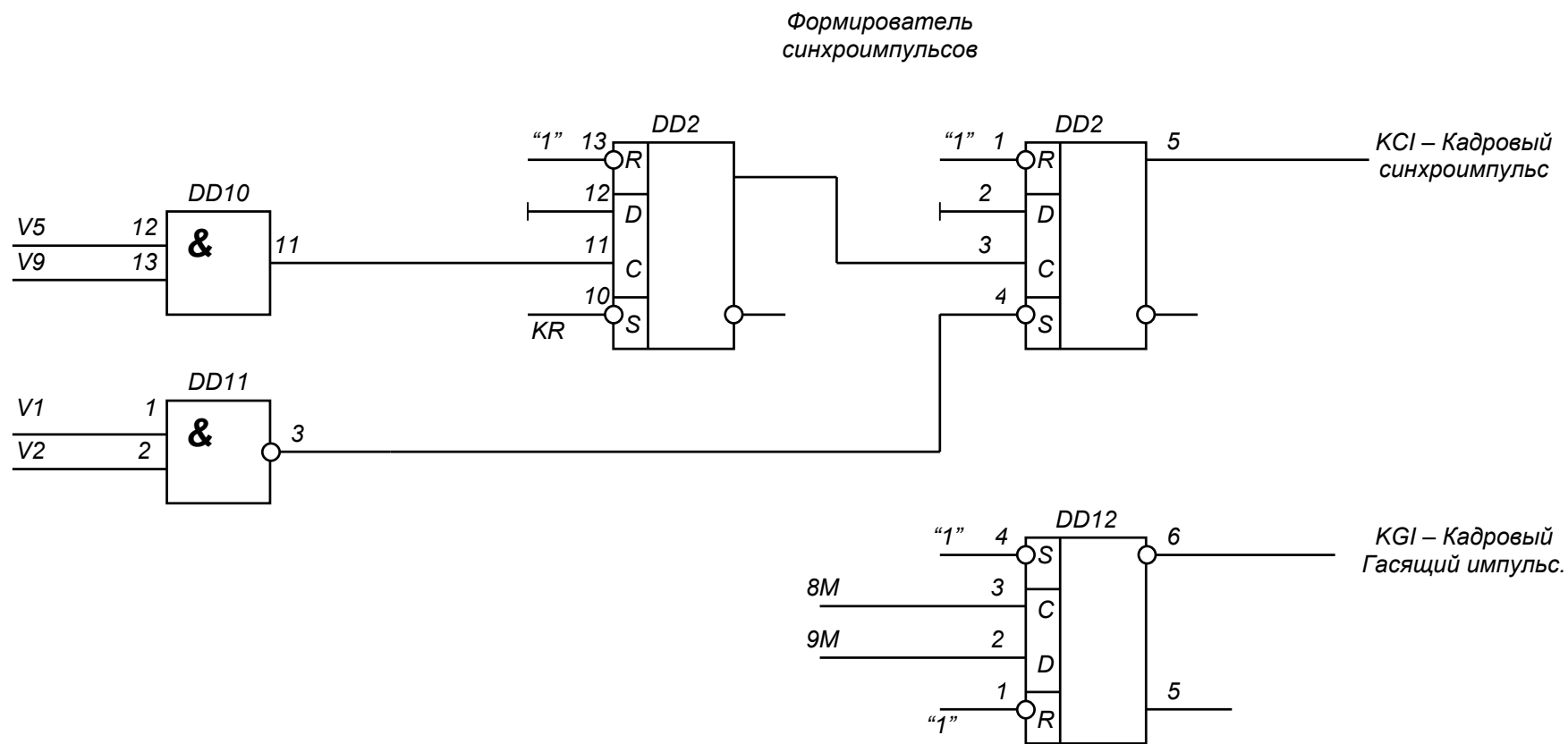


Рис. 6.2 Схема видеоконтроллера. Формирование сигналов. (фрагмент 2)

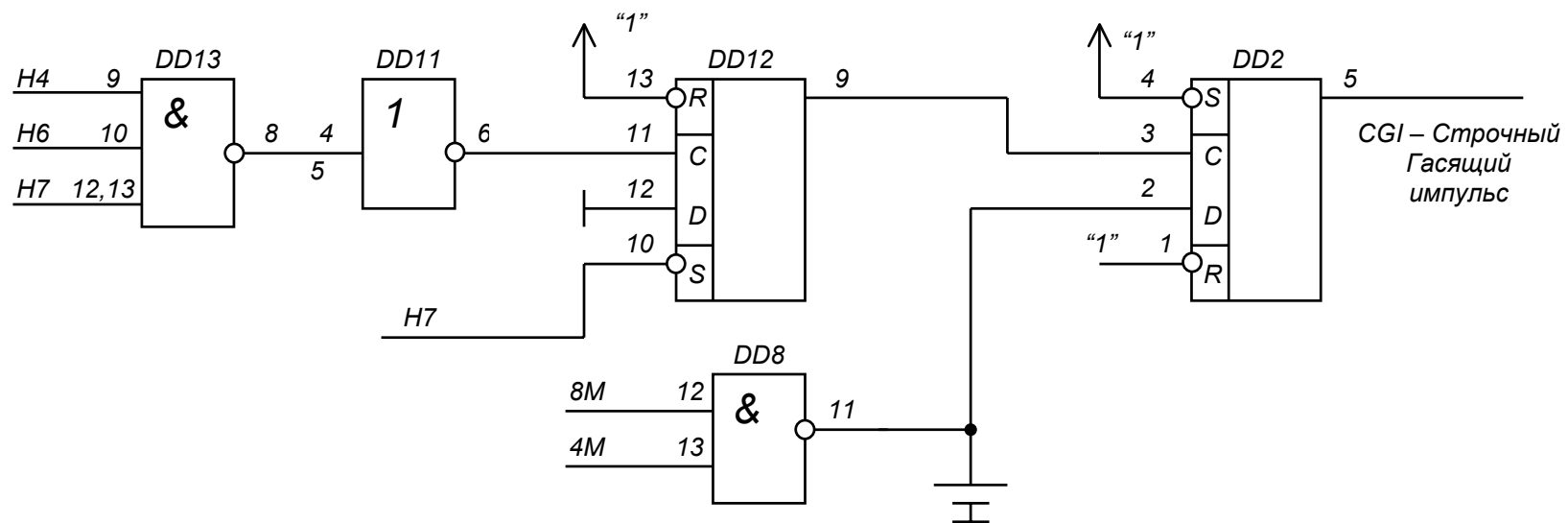


Рис. 6.2 Схема видеоконтроллера. Формирование сигналов. (фрагмент 3)

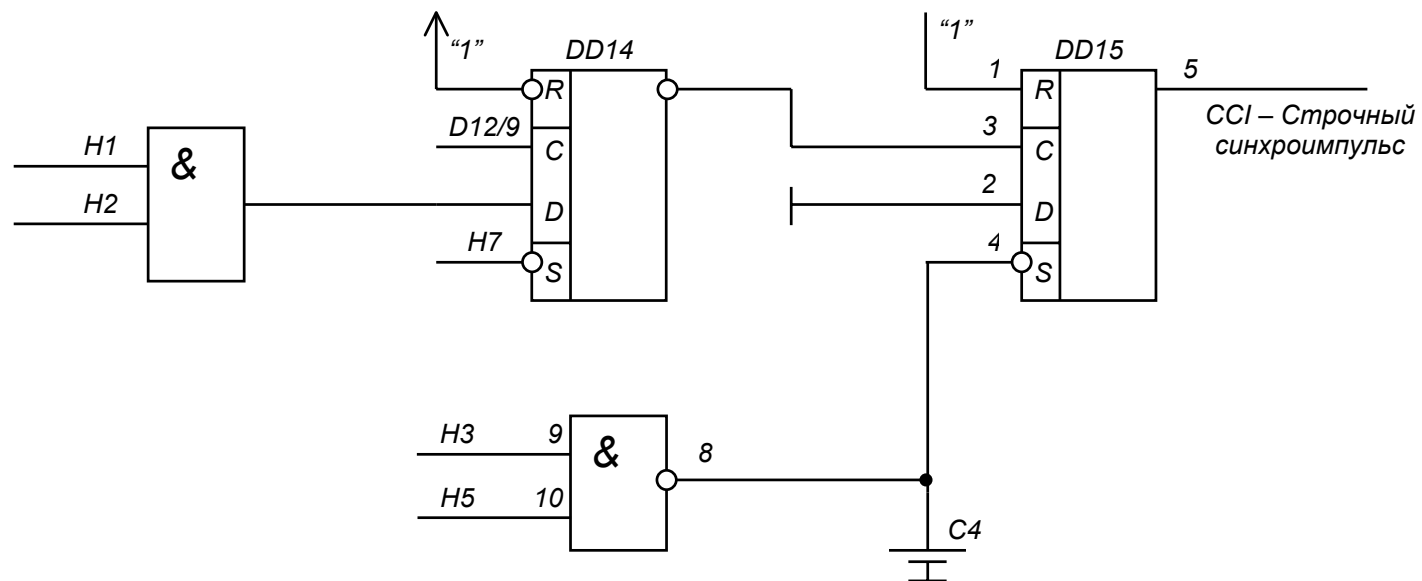


Рис. 6.2 Схема видеоконтроллера.Формирование сигналов. (фрагмент 4)

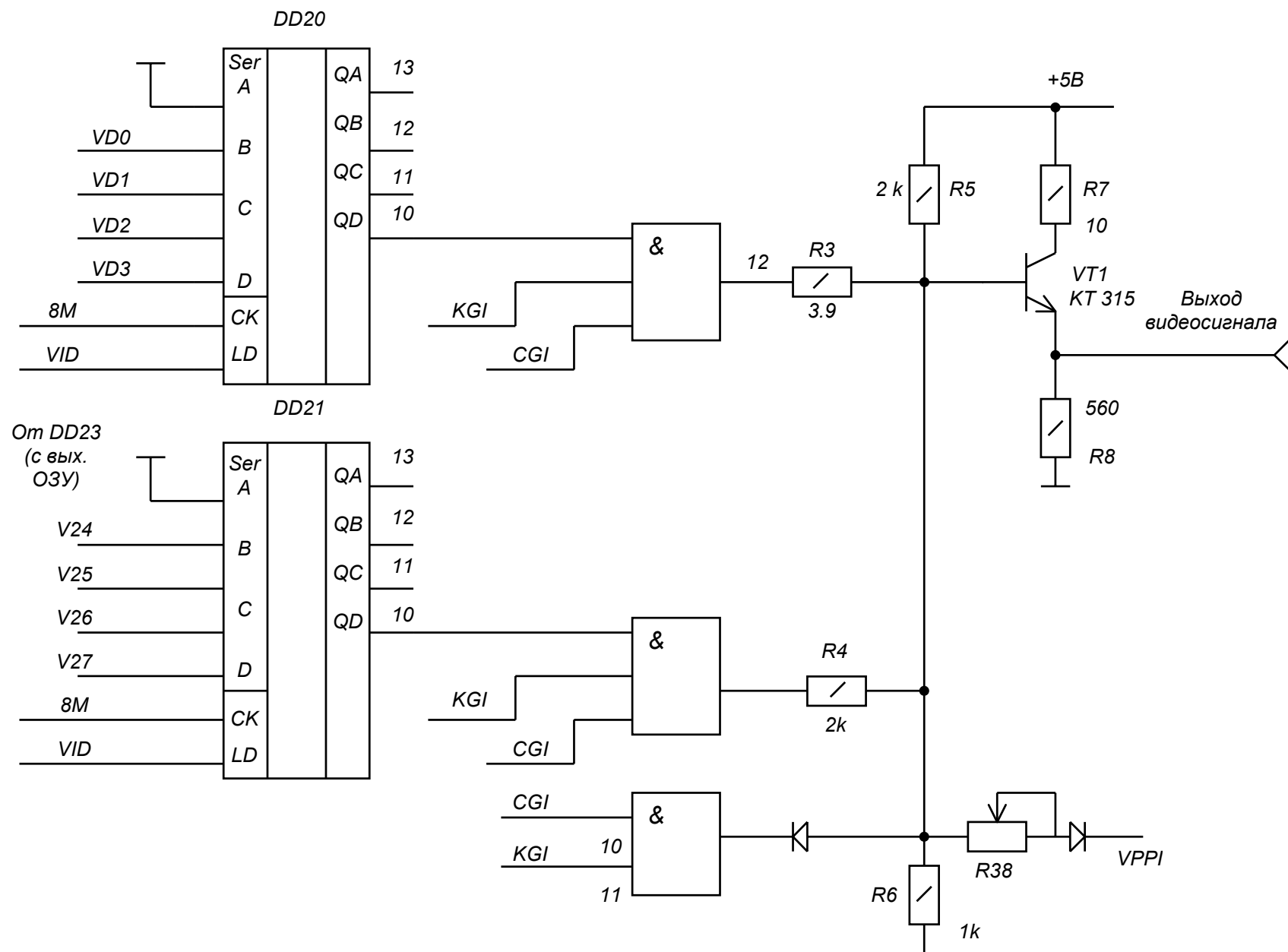


Рис. 6.2. А Схема видеоконтроллера. Формирование пиксела.

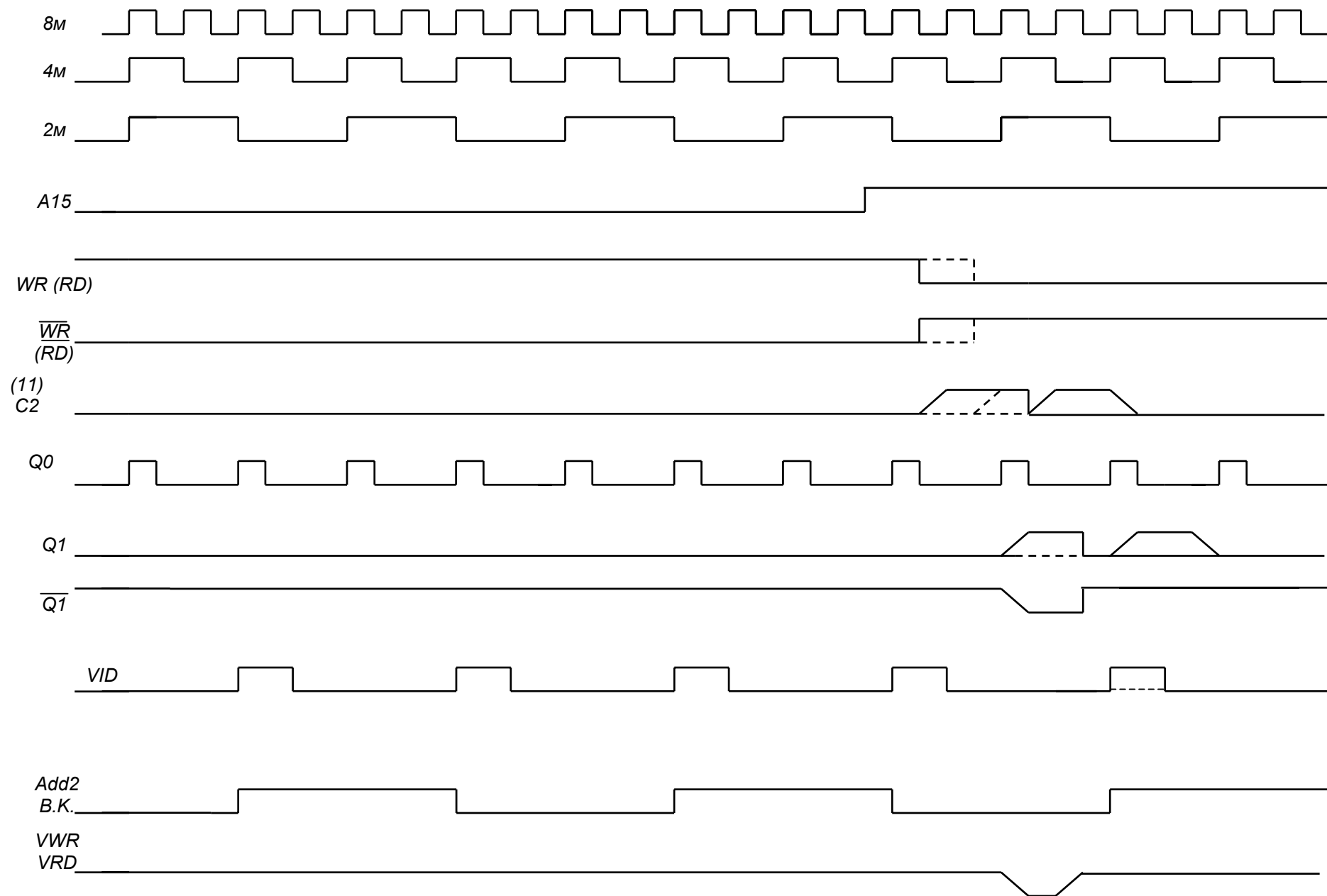


Рис. 6.2.1 Временные диаграммы управляющих сигналов для обращения к ОЗУ.

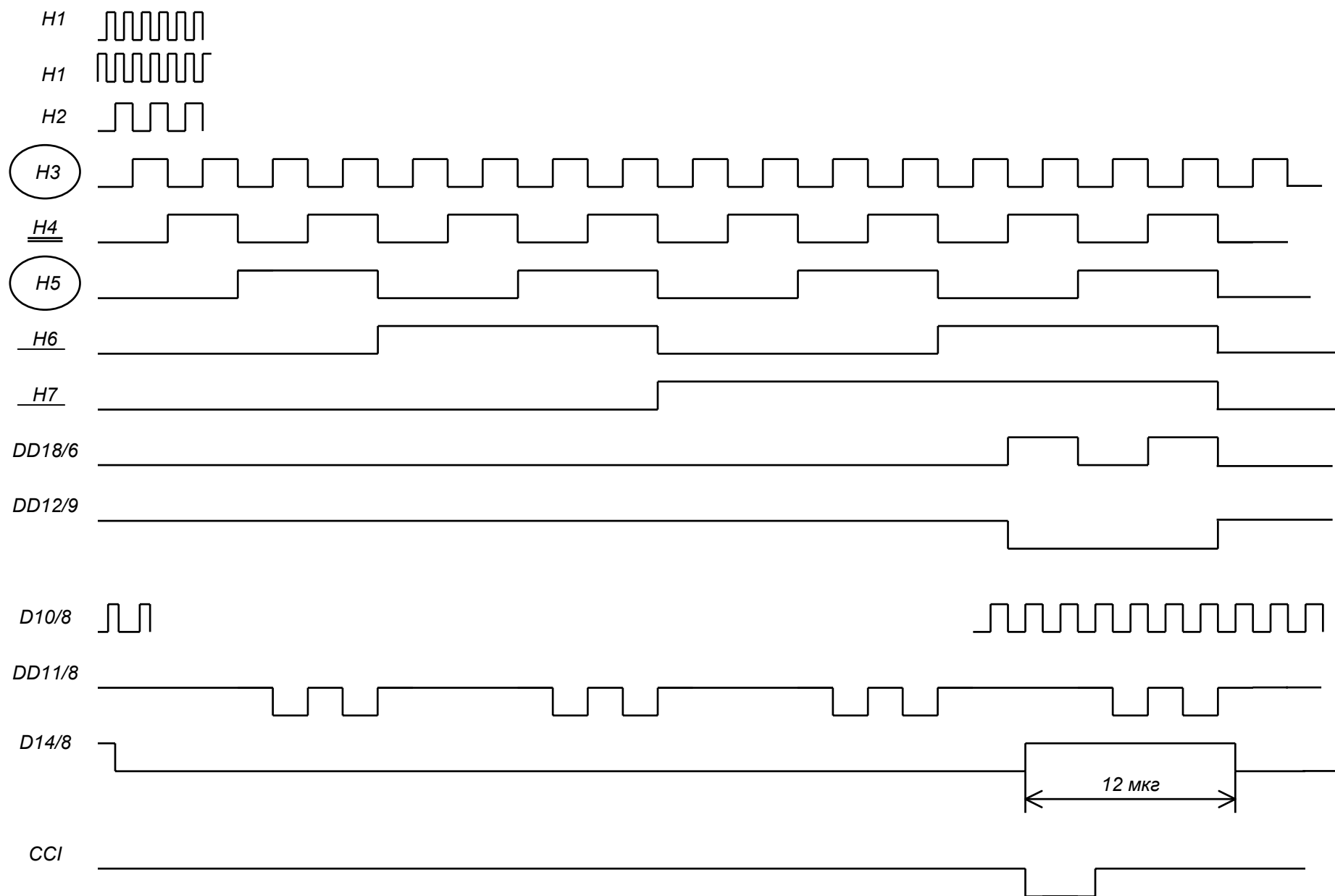


Рис. Диаграмма формирования адресных сигналов В.К.У.